

1. Schaltplan zeichnen

- Zum Schaltplanzeichnen empfiehlt es sich, das voreingestellte Raster von 100mil zu benutzen und es nur bei Platzproblemen auf 50mil zu halbieren.
- Zur besseren Übersicht sollten umfangreiche Schaltpläne in zusammenhängende Funktionsblöcke aufgeteilt und ggf. auf mehrere Seiten verteilt werden.
- Der Schaltplan muss übersichtlich gestaltet sein, so dürfen z.B. keine Verbindungslinien quer durch Bauteile verlaufen.
- Es ist sinnvoll und dient der Lesbarkeit, wenn die Signalrichtung der Schaltung von links (Eingang) nach rechts (Ausgang) verläuft.
- Die Signallinien der Versorgungs- und GND-Anschlüsse müssen nicht über den ganzen Schaltplan verlaufen; es genügt, wenn man die entsprechenden Symbole anschließt.
- Elektrische Verbindungen, wie Signal- und Bus-Leitungen, werden mit *Net* oder *Bus* gezeichnet - nicht mit *Wire*, da dieser Befehl für andere Linienarten verwendet wird.
- Man muss unbedingt darauf achten, dass die Signallinien genau an den Pins der Symbole beginnen und enden, da ansonsten keine Verbindung auf dem Board besteht.
- Alle Bauteile des Schaltplans müssen mit den entsprechenden Bezeichnungen für Namen (z.B. R1, IC1) und Werte (z.B. 4k7, 74LS09) versehen sein. Diese sind so anzuordnen, dass sie gut lesbar und eindeutig zuzuordnen sind.
- Unbeschaltete Eingänge von digitalen ICs sollten immer an einen definierten Pegel, z.B. GND oder VCC angeschlossen werden.
- Beim Hinzufügen von Bauteilen ist darauf zu achten, dass die richtigen Größen, Rastermaße und Bauformen ausgewählt werden.
- Bevor man in den Board-Modus wechselt, muss man die Schaltplan-Überprüfung (ERC) anwenden und evtl. angezeigte Fehler beseitigen.

2. Forward-Back-Annotation

- Forward-Back-Annotation bedeutet, dass Änderungen am Schaltplan automatisch auch am Board und umgekehrt vorgenommen werden. Dies funktioniert jedoch nur, wenn Board und Schaltplan gleichzeitig und unter gleichem Namen geöffnet sind.
- Die Forward-Back-Annotation ist außerdem nur dann wirksam, wenn Schaltplan und Platine konsistent sind, d.h. wenn sie äquivalente Bauteile und Netze bzw. Signale enthalten.
- Die Konsistenz-Prüfung wird aktiviert, indem man im Schaltplan-Modul den ERC anwendet. Erscheint die Meldung „Schaltplan und Board sind konsistent“, ist alles in Ordnung. Wenn nicht, müssen die Fehler anhand der Fehlerliste korrigiert werden.

3. Platzierung der Bauteile

- Als Raster für die Platzierung der Bauteile ist die Standardeinstellung von 50mil zweckmäßig.
- Eine gute Strategie ist es, zuerst alle Bauteile zu platzieren, die an festen Positionen liegen (Bedienelemente, Stecker etc.).
- Danach werden die restlichen Bauteile in Funktionsgruppen aufgeteilt, auf der Platine platziert und getrennt layoutet.
- Analoge und digitale Funktionsblöcke dürfen nicht gemischt werden, sondern müssen räumlich und elektrisch voneinander getrennt angeordnet werden.
- Bei der Platzierung der Bauteile ist darauf zu achten, dass Stecker, Schalter, Trimpotentiometer etc. auch noch nach dem Bestücken zugänglich sind.
- Abblock-Kondensatoren sind so nah wie möglich an den Versorgungspins der zugehörigen Bauteile zu platzieren.
- Bei Bauteilen, die einen Kühlkörper benötigen, ist hierfür Platz vorzusehen. Es sollten sich hier keine Leiterbahnen oder Bauteile befinden.
- Entstehen Platzprobleme oder andere Schwierigkeiten, so ist es möglich, die Platine beidseitig zu bestücken.
- Platinen, die mit dem Reflow-Ofen gelötet werden, können allerdings nur auf einer Seite mit SMD-Bauteilen bestückt werden.
- Für eine evtl. spätere Fehlersuche ist es hilfreich, wenn die Bauteile systematisch angeordnet sind, wie z.B.
 - Orientierung der ICs in gleiche Richtung
 - Widerstände in Reihen
 - Gepolte Kondensatoren in gleiche Richtung
 - Stiftheben und Stecker am Rand der Platine
- Man kann den Autorouter verwenden, um die Anordnung der Bauelemente zu überprüfen. Kann dieser nicht alle Leitungen verlegen, sollte die Platzierung optimiert werden.

4. Board bearbeiten

- Größe, Rastermaß und Bauform der Bauteile muss vorher festgestellt werden, damit die Bauteile später auch auf das Board passen.
- Zur späteren Identifizierung der Platine müssen mindestens auf einer Seite Texte mit Projekt-Bezeichnung, Namen, Kurs und/oder Datum vorhanden sein.
- Der Abstand der Leiterbahnen und Kupferflächen zum Platinenrand muss einen Mindestabstand betragen (s.u.).
- Es ist empfehlenswert, als Rastermaß für die Bearbeitung des Boards inch oder mil zu wählen, da die meisten Bauteile Inch-Maße besitzen.
- Ist die Platinengröße nicht vorgegeben, so sind die Maße so zu wählen, dass auf einer Platine

im Europaformat (160x100mm) möglichst mehrere Layouts Platz finden und große, verwertbare Reststücke erhalten bleiben.

- Befestigungsbohrungen für Schrauben etc. nicht vergessen. Dabei auf den Abstand zu Leiterbahnen und Bauteilen sowie den Platz für Muttern und Unterlegscheiben achten.
- Damit eine bestückte Platine sicher liegt, können an den vier Ecken Gummifüße aufgeklebt werden. Dazu muss ein freier Platz von 12,5 x 12,5mm vorgesehen werden.
- Der Bestückungsplan ist so zu gestalten, dass die Bezeichnungen und Werte der Bauteile gut lesbar und eindeutig zuzuordnen sind.
- Am Schluss muss die Layout-Prüfung (DRC) benutzt werden und evtl. angezeigte Fehler müssen korrigiert werden.

5. Vorgaben für die Fertigung:

- Für Platinen, die an der DH gefräst werden, gilt:
 - Die minimale Breite der Leiterbahnen ist 16mil (ca. 0,4mm).
 - Der minimale Abstand zwischen Kupferflächen ist 10mil (ca. 0,25mm).
 - Die Einstellungen bei Polygon sind: *Width* und *Isolate* jeweils 16mil.
 - Der Abstand zum Platinenrand muss mindestens 40mil (ca. 1mm) betragen.
 - Durchkontaktierungen, die mit Hohlrieten bestückt werden, müssen einen Innendurchmesser von 40mil (1,0mm) haben. Der Außendurchmesser sollte 66mil oder mehr betragen.
- Extern gefertigte Platinen werden ein- oder zweiseitig, mit Lötstopplack und durchkontaktierten Bohrlöchern hergestellt. Es gelten dabei die folgenden Vorgaben:
 - Die Mindestbreite von Leiterbahnen sowie der Mindestabstand zwischen Kupferflächen beträgt 8mil (ca. 0,2mm).
 - Der minimale Lochdurchmesser ist 16mil.
 - Die Einstellungen bei Polygon sind: *Width* und *Isolate* jeweils 10mil.
 - Der Abstand zum Platinenrand muss mindestens 20mil betragen.
 - Ein evtl. Positionsdruck darf nur in der Schriftart *Vector* erfolgen.

6. Grundsätzliche Layout-Regeln

- Prinzipiell sollte der Einsatz des Autorouters beim Layouten vermieden werden, da in den meisten Fällen kein akzeptables Ergebnis erzielt wird.
- Als Raster für das Routen von Leiterbahnen empfiehlt sich 25mil oder 12,5mil.
- Man verlegt die Leiterbahnen möglichst in 45°-Winkeln und vermeidet rechte Winkel. Das ver-

kürzt die Leitungslängen und verleiht dem Layout ein professionelles Aussehen.

- Die Leiterbahnen sind so kurz wie möglich zu halten, denn je länger eine Leiterbahn ist, umso größer sind Widerstand, Kapazität und Induktivität.
- Die Leiterbahnen für Versorgungsspannungs- und Masseleitungen sollten möglichst breit sein.
- Es darf nur eine Leiterbahn zwischen Pads mit 100mil-Abstand (z.B. ICs) hindurch geführt werden; ggf. ist die Leiterbahn an der Durchführung zu verengen.
- Es kann vorteilhaft sein, die Zwischenräume zwischen den Leiterbahnen als Kupferflächen (Polygon) aufzufüllen, die mit GND verbunden werden. Diese Fläche wirkt dann als Teilabschirmung zwischen den übrigen Leitungen und gleichzeitig als breite GND-Leitung.
- Eine Polygonfläche wird mit einem Signal verbunden, indem man ihr den Namen dieses Signal (z.B. GND) gibt.
- Wird ein Polygon als GND-Fläche verwendet, so müssen die GND-Leitungen nicht noch zusätzlich als Leiterbahnen verlegt werden.
- Luftlinien können zur besseren Übersicht ein- und ausgeblendet werden (siehe EAGLE-Hilfe zum Befehl *Ratsnest*).
- Analoge und digitale GND-Flächen sind zu trennen und erst am Versorgungspin der Spannungsversorgung miteinander zu verbinden.
- Bei Verwendung von Masseflächen ist unbedingt darauf zu achten, dass die mit der Fläche verbundenen Lötäugen als Wärmefallen ausgeführt sind (*Thermals On*).
- Leiterbahnen für hochfrequente Signale, können bei Bedarf durch Masseleitungen abgeschirmt werden, um Störungen zu minimieren.
- Bei einer nicht durchkontaktierten zweiseitigen Leiterplatte gilt es Folgendes zu beachten:
 - Da die Durchkontaktierungen nicht verzinkt sind, benötigen sie eine leitende Verbindung von Ober- und Unterseite, z.B. durch ein Stück Draht oder einen Hohlrieten.
 - Durchgesteckte Bauteilanschlüsse (z.B. Widerstände) können als Durchkontaktierung verwendet werden, wobei jeweils Lötunkte auf Ober- und Unterseite erforderlich sind.
 - Es ist besonders darauf zu achten, dass die durchgesteckten Bauteilanschlüsse auch gut von oben zu löten sind (z.B. Widerstände, aber nicht Trimpotis).
 - Man platziert Durchkontaktierungen nicht unter Bauteilgehäusen, da sie nach Bestückung der Platine nicht mehr zugänglich sind und im Fehlerfall nicht repariert werden können.
- Das fertige Layout vor dem Ätzen in Originalgröße ausdrucken und überprüfen, ob die Bauteile passen.